

NTS0102

2ビット電源変換トランシーバー オープンドレイン、自動方向制御

Rev. 3 — 2011年11月17日

製品データシート

この日本語訳資料は、参考資料としてご提供しております。英語版のオリジナル資料は頻繁に更新されます。最終的なご確認は最新の英語版データシートをご参照ください。

1. 概要

NTS0102 は 2 ビットの自動方向制御、イネーブル付き双方向 2 電源変換トランシーバです。NTS0102 には 2 つの 2 ビット入出力ポート (A_n と B_n)、1 つの出力イネーブル入力 (OE)、2 つの電源ピン ($V_{CC(A)}$ と $V_{CC(B)}$) で構成しています。また、 $V_{CC(A)}$ には電圧 1.65 V ~ 3.6 V、また $V_{CC(B)}$ には電圧 2.3 V ~ 5.5 V が印加可能なため、すべての電圧ノード (1.8 V、2.5 V、3.3 V、5.0 V) のレベル変換を最適に行うことができます。 A_n ピンと OE ピンは $V_{CC(A)}$ 、 B_n ピンは $V_{CC(B)}$ を基準とし、OE ピンが LOW レベルの場合、出力をハイインピーダンス・オフステートにします。また、このデバイスは I_{OFF} によってパーシャルパワーダウン・アプリケーションを完全にサポートしています。 I_{OFF} 回路によって出力はディスエーブルされ、パワーダウン時に故障の原因となるデバイスを通じた電流の逆流を防止します。

2. 特長および利点

- 幅広い電源電圧範囲
 - ◆ $V_{CC(A)}$: 1.65 V ~ 3.6 V および $V_{CC(B)}$: 2.3 V ~ 5.5 V
- 最大データレート：
 - ◆ プッシュ / プル : 50 Mbps
- I_{OFF} 回路がパーシャルパワーダウン・モードをサポート
- 入力は最大 5.5 V までを印加可能
- ESD 保護：
 - ◆ HBM JESD22-A114E Class 2、2500 V 以上 – A ポート
 - ◆ HBM JESD22-A114E Class 3B、8,000 V 以上 – B ポート
 - ◆ MM JESD22-A115-A、200 V 以上
 - ◆ CDM JESD22-C101E、1,500 V 以上
- ラッチアップ耐量 : 100 mA 以上 (JESD 78B Class II)
- 幅広いパッケージオプション
- 動作温度 -40°C ~ $+85^{\circ}\text{C}$ および -40°C ~ $+125^{\circ}\text{C}$

3. アプリケーション

- I²C/SMBus
- UART
- GPIO



4. 製品情報

表 1. 製品情報

Type number	Package				Version
	Temperature range	Name	Description		
NTS0102DP	−40 °C to +125 °C	TSSOP8	plastic thin shrink small outline package; 8 leads; SOT505-2 body width 3 mm; lead length 0.5 mm		
NTS0102GT	−40 °C to +125 °C	XSON8	plastic extremely thin small outline package; no leads; 8 terminals; body 1 × 1.95 × 0.5 mm		SOT833-1
NTS0102GD	−40 °C to +125 °C	XSON8U	plastic extremely thin small outline package; no leads; 8 terminals; UTLP based; body 3 × 2 × 0.5 mm		SOT996-2
NTS0102GF	−40 °C to +125 °C	XSON8	extremely thin small outline package; no leads; 8 terminals; body 1.35 × 1 × 0.5 mm		SOT1089
NTS0102GU	−40 °C to +125 °C	XQFN10	plastic, extremely thin quad flat package; no leads; 10 terminals; body 1.40 × 1.80 × 0.50 mm		SOT1160-1
NTS0102GU8	−40 °C to +125 °C	XQFN8	XQFN8: plastic, extremely thin quad flat package; no leads; 8 terminals; body 1.4 × 1.2 × 0.5 mm		SOT1309-1

5. マーキング

表 2. マーキング

Type number	Marking code
NTS0102DP	s02
NTS0102GT	s02
NTS0102GD	s02
NTS0102GF	s2
NTS0102GU	s2
NTS0102GU8	s2

6. ブロック図

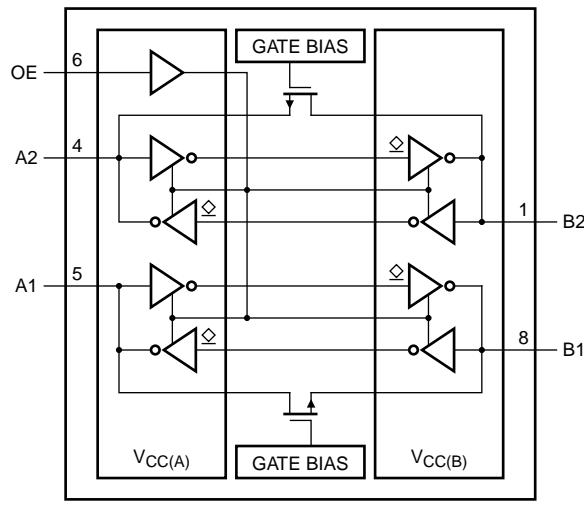


図 1. ブロック図

7. ピン情報

7.1 ピン配置図

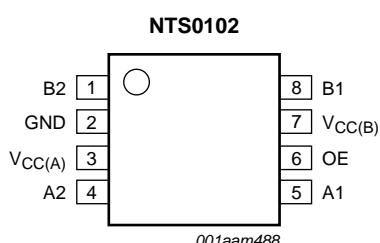


図 2. SOT505-2 (TSSOP8) ピン構成

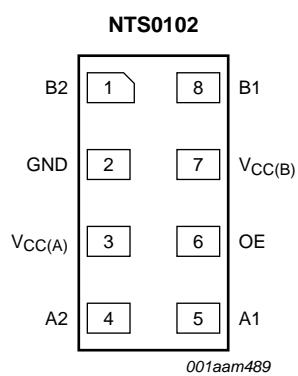


図 3. SOT833-1 (XSON8) および SOT1089 (XSON8) のピン構成

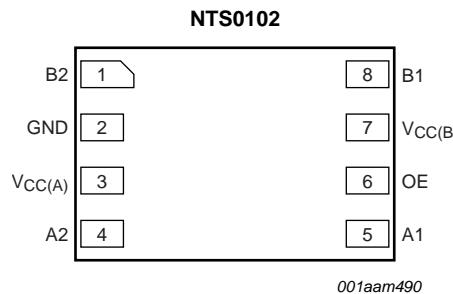


図4. SOT996-2 (XSON8U) ピン構成

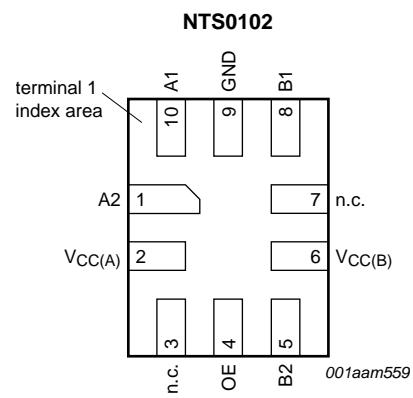


図5. SOT1160-1 (XQFN10) ピン構成

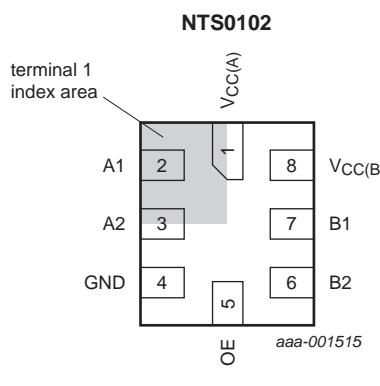


図6. SOT1309-1 (XQFN8) ピン構成

7.2 ピン配置表

表 3. ピン配置表

Symbol	Pin				Description
	SOT505-2, SOT833-1, SOT1160-1, SOT1309	SOT1089 and SOT996-2			
B2, B1	1, 8		5, 8	6, 7	data input or output (referenced to $V_{CC(B)}$)
GND	2		9	4	ground (0 V)
$V_{CC(A)}$	3		2	1	supply voltage A
A2, A1	4, 5		1, 10	3, 2	data input or output (referenced to $V_{CC(A)}$)
OE	6		4	5	output enable input (active HIGH; referenced to $V_{CC(A)}$)
$V_{CC(B)}$	7		6	8	supply voltage B
n.c.	-		3, 7	-	not connected

8. 機能説明

表 4. 機能表 [1]

Supply voltage		Input	Input/output	
$V_{CC(A)}$	$V_{CC(B)}$	OE	A_n	B_n
1.65 V to $V_{CC(B)}$	2.3 V to 5.5 V	L	Z	Z
1.65 V to $V_{CC(B)}$	2.3 V to 5.5 V	H	input or output	output or input
GND[2]	GND[2]	X	Z	Z

[1] H = HIGH 電圧レベル、L = LOW 電圧レベル、X = 無視、Z = ハイインピーダンス・オフステート

[2] $V_{CC(A)}$ または $V_{CC(B)}$ が GND レベルの場合、デバイスはパワーダウンモードになります。

9. 絶対最大定格

表 5. 絶対最大定格

絶対最大定格 (IEC 60134) に基づく。GND を基準とする (グランド = 0 V)。

Symbol	Parameter	Conditions	Min	Max	Unit	
$V_{CC(A)}$	supply voltage A		-0.5	+6.5	V	
$V_{CC(B)}$	supply voltage B		-0.5	+6.5	V	
V_I	input voltage	A port and OE input	[1][2]	-0.5	+6.5	V
		B port	[1][2]	-0.5	+6.5	V
V_O	output voltage	Active mode	[1][2]			
		A or B port	-0.5	$V_{CCO} + 0.5$	V	
		Power-down or 3-state mode	[1]			
		A port	-0.5	+4.6	V	
		B port	-0.5	+6.5	V	
I_{IK}	input clamping current	$V_I < 0$ V	-50	-	mA	
I_{OK}	output clamping current	$V_O < 0$ V	-50	-	mA	
I_O	output current	$V_O = 0$ V to V_{CCO}	[2]	-	±50 mA	
I_{CC}	supply current	$I_{CC(A)}$ or $I_{CC(B)}$	-	100	mA	

表 5. 絶対最大定格 ... 続き

絶対最大定格 (IEC 60134) に基づく。GND を基準とする (グランド = 0 V)。

Symbol	Parameter	Conditions	Min	Max	Unit
I_{GND}	ground current		-100	-	mA
T_{stg}	storage temperature		-65	+150	°C
P_{tot}	total power dissipation	$T_{amb} = -40$ °C to +125 °C	[3] -	250	mW

[1] 定格入出力電流時、最低、最大定格電圧を超えることがあります。

[2] V_{CCO} は出力に接続されている電源電圧。[3] TSSOP8 パッケージ : 55 °C 以上の場合、 P_{tot} の値は 2.5 mW/K で線形に減少します。XSON8 および XSON8U パッケージ : 118 °C 以上の場合、 P_{tot} の値は 7.8 mW/K で線形に減少します。XQFN10 パッケージ : 128 °C 以上の場合、 P_{tot} の値は 11.5 mW/K で線形に減少します。XQFN8 パッケージ : 105.5 °C 以上の場合、 P_{tot} の値は 5.6 mW/K で線形に減少します。

10. 推奨動作条件

表 6. 推奨動作条件 [1][2]

Symbol	Parameter	Conditions	Min	Max	Unit
$V_{CC(A)}$	supply voltage A		1.65	3.6	V
$V_{CC(B)}$	supply voltage B		2.3	5.5	V
T_{amb}	ambient temperature		-40	+125	°C
$\Delta t/\Delta V$	input transition rise and fall rate	A or B port; push-pull driving $V_{CC(A)} = 1.65$ V to 3.6 V; $V_{CC(B)} = 2.3$ V to 5.5 V	-	10	ns/V
	OE input	$V_{CC(A)} = 1.65$ V to 3.6 V; $V_{CC(B)} = 2.3$ V to 5.5 V	-	10	ns/V

[1] 未使用の I/O ピンは、A、B サイドともに同じ状態にしてください (V_{CCI} または GND)。[2] $V_{CC(A)}$ は $V_{CC(B)}$ 以下であること。

11. 電気的特性

表 7. 電気的特性 (ティピカル)

推奨動作条件において。GND を基準とする (グランド = 0 V) ; $T_{amb} = 25$ °C。

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
I_I	input leakage current	OE input; $V_I = 0$ V to 3.6 V; $V_{CC(A)} = 1.65$ V to 3.6 V; $V_{CC(B)} = 2.3$ V to 5.5 V	-	-	± 1	μA
I_{OZ}	OFF-state output current	A or B port; $V_O = 0$ V or V_{CCO} ; $V_{CC(A)} = 1.65$ V to 3.6 V; $V_{CC(B)} = 2.3$ V to 5.5 V	[1] -	-	± 1	μA
I_{OFF}	power-off leakage current	A port; V_I or $V_O = 0$ V to 3.6 V; $V_{CC(A)} = 0$ V; $V_{CC(B)} = 0$ V to 5.5 V	-	-	± 1	μA
		B port; V_I or $V_O = 0$ V to 5.5 V; $V_{CC(B)} = 0$ V; $V_{CC(A)} = 0$ V to 3.6 V	-	-	± 1	μA
C_I	input capacitance	OE input; $V_{CC(A)} = 3.3$ V; $V_{CC(B)} = 3.3$ V	-	1	-	pF
$C_{I/O}$	input/output capacitance	A port B port A or B port; $V_{CC(A)} = 3.3$ V; $V_{CC(B)} = 3.3$ V	-	5 8.5 11	-	pF

[1] V_{CCO} は出力に接続されている電源電圧。

表 8. 電源電流 (ティピカル)

推奨動作条件において。GND を基準とする (グランド = 0 V); $T_{amb} = 25^{\circ}\text{C}$ 。

V _{CC(A)}	V _{CC(B)}							Unit	
		2.5 V		3.3 V		5.0 V			
		I _{CC(A)}	I _{CC(B)}	I _{CC(A)}	I _{CC(B)}	I _{CC(A)}	I _{CC(B)}		
1.8 V	0.1	0.5	0.1	1.5	0.1	4.6	-	μA	
2.5 V	0.1	0.1	0.1	0.8	0.1	3.8	-	μA	
3.3 V	-	-	0.1	0.1	0.1	2.8	-	μA	

表 9. 電気的特性

推奨動作条件において。GND を基準とする (グランド = 0 V)。

Symbol	Parameter	Conditions	-40 °C to +85 °C		-40 °C to +125 °C		Unit
			Min	Max	Min	Max	
V _{IH}	HIGH-level input voltage	A port					
		V _{CC(A)} = 1.65 V to 1.95 V; V _{CC(B)} = 2.3 V to 5.5 V	[1] V _{CC1} - 0.2	-	V _{CC1} - 0.2	-	V
		V _{CC(A)} = 2.3 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	[1] V _{CC1} - 0.4	-	V _{CC1} - 0.4	-	V
		B port					
		V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	[1] V _{CC1} - 0.4	-	V _{CC1} - 0.4	-	V
		OE input					
V _{IL}	LOW-level input voltage	V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	0.65V _{CC(A)}	-	0.65V _{CC(A)}	-	V
		A or B port					
		V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	-	0.15	-	0.15	V
V _{OH}	HIGH-level output voltage	OE input; V _I = 0 V to 3.6 V; V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	[2] 0.67V _{CC0}	-	0.67V _{CC0}	-	V
		A or B port; I _O = 1 mA	[2]				
		V _I ≤ 0.15 V; V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	-	0.4	-	0.4	V
V _{OL}	LOW-level output voltage						
		A or B port; I _O = 1 mA	[2]				
I _I	input leakage current	V _I = 0 V to 3.6 V; V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	-	±2	-	±12	μA
		A or B port; V _O = 0 V or V _{CC0} ; V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	[2]	-	±2	-	±12
I _{OZ}	OFF-state output current	A port; V _I or V _O = 0 V to 3.6 V; V _{CC(A)} = 0 V; V _{CC(B)} = 0 V to 5.5 V	-	±2	-	±12	μA
		B port; V _I or V _O = 0 V to 3.6 V; V _{CC(B)} = 0 V; V _{CC(A)} = 0 V to 3.6 V	-	±2	-	±12	μA
I _{OFF}	power-off leakage current	A port; V _I or V _O = 0 V to 3.6 V; V _{CC(A)} = 0 V; V _{CC(B)} = 0 V to 5.5 V	-	±2	-	±12	μA
		B port; V _I or V _O = 0 V to 3.6 V; V _{CC(B)} = 0 V; V _{CC(A)} = 0 V to 3.6 V	-	±2	-	±12	μA

表 9. 電気的特性 ... 続き

推奨動作条件において。GND を基準とする (グランド = 0 V)。

Symbol	Parameter	Conditions	-40 °C to +85 °C		-40 °C to +125 °C		Unit
			Min	Max	Min	Max	
I _{CC}	supply current	V _I = 0 V or V _{CC1} ; I _O = 0 A	[1]				
	I _{CC(A)}	V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	-	2.4	-	15	μA
	I _{CC(A)}	V _{CC(A)} = 3.6 V; V _{CC(B)} = 0 V	-	2.2	-	15	μA
	I _{CC(A)}	V _{CC(A)} = 0 V; V _{CC(B)} = 5.5 V	-	-1	-	-8	μA
	I _{CC(B)}	V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	-	12	-	30	μA
	I _{CC(B)}	V _{CC(A)} = 3.6 V; V _{CC(B)} = 0 V	-	-1	-	-5	μA
	I _{CC(B)}	V _{CC(A)} = 0 V; V _{CC(B)} = 5.5 V	-	1	-	6	μA
	I _{CC(A)} + I _{CC(B)}	V _{CC(A)} = 1.65 V to 3.6 V; V _{CC(B)} = 2.3 V to 5.5 V	-	14.4	-	30	μA

[1] V_{CC1} は入力に接続されている電源電圧。[2] V_{CC0} は出力に接続されている電源電圧。

12. 動的特性

表 10. 温度範囲 -40 °C ~ +85 °C における動的特性 [1]

GND を基準とする (グランド = 0 V); 試験回路は図 9 を参照; 波形は図 7 および図 8 を参照。

Symbol	Parameter	Conditions	V _{CC(B)}						Unit	
			2.5 V ± 0.2 V		3.3 V ± 0.3 V		5.0 V ± 0.5 V			
			Min	Max	Min	Max	Min	Max		
V_{CC(A)} = 1.8 V ± 0.15 V										
t _{PHL}	HIGH to LOW propagation delay	A to B	-	4.6	-	4.7	-	5.8	ns	
t _{PLH}	LOW to HIGH propagation delay	A to B	-	6.8	-	6.8	-	7.0	ns	
t _{PHL}	HIGH to LOW propagation delay	B to A	-	4.4	-	4.5	-	4.7	ns	
t _{PLH}	LOW to HIGH propagation delay	B to A	-	5.3	-	4.5	-	0.5	ns	
t _{en}	enable time	OE to A; B	-	200	-	200	-	200	ns	
t _{dis}	disable time	OE to A; no external load	[2]	-	25	-	25	-	25	ns
		OE to B; no external load	[2]	-	25	-	25	-	25	ns
		OE to A	-	230	-	230	-	230	ns	
		OE to B	-	200	-	200	-	200	ns	
t _{TLH}	LOW to HIGH output transition time	A port	3.2	9.5	2.3	9.3	1.8	7.6	ns	
		B port	3.3	10.8	2.7	9.1	2.7	7.6	ns	
t _{THL}	HIGH to LOW output transition time	A port	2.0	5.9	1.9	6.0	1.7	13.3	ns	
		B port	2.9	7.6	2.8	7.5	2.8	10.0	ns	
t _{sk(o)}	output skew time	between channels	[3]	-	0.7	-	0.7	-	0.7	ns

表 10. 温度範囲 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ における動的特性 [1]

GND を基準とする (グランド = 0 V); 試験回路は図 9 を参照; 波形は図 7 および図 8 を参照。

Symbol	Parameter	Conditions	V _{CC(B)}						Unit	
			2.5 V \pm 0.2 V		3.3 V \pm 0.3 V		5.0 V \pm 0.5 V			
			Min	Max	Min	Max	Min	Max		
t _W	pulse width	data inputs	20	-	20	-	20	-	ns	
f _{data}	data rate		-	50	-	50	-	50	Mbps	
V_{CC(A)} = 2.5 V \pm 0.2 V										
t _{PHL}	HIGH to LOW propagation delay	A to B	-	3.2	-	3.3	-	3.4	ns	
t _{PLH}	LOW to HIGH propagation delay	A to B	-	3.5	-	4.1	-	4.4	ns	
t _{PHL}	HIGH to LOW propagation delay	B to A	-	3.0	-	3.6	-	4.3	ns	
t _{PLH}	LOW to HIGH propagation delay	B to A	-	2.5	-	1.6	-	0.7	ns	
t _{en}	enable time	OE to A; B	-	200	-	200	-	200	ns	
t _{dis}	disable time	OE to A; no external load [2]	-	20	-	20	-	20	ns	
		OE to B; no external load [2]	-	20	-	20	-	20	ns	
		OE to A	-	200	-	200	-	200	ns	
		OE to B	-	200	-	200	-	200	ns	
t _{TLH}	LOW to HIGH output transition time	A port	2.8	7.4	2.6	6.6	1.8	6.2	ns	
		B port	3.2	8.3	2.9	7.9	2.4	6.8	ns	
t _{THL}	HIGH to LOW output transition time	A port	1.9	5.7	1.9	5.5	1.8	5.3	ns	
		B port	2.2	7.8	2.4	6.7	2.6	6.6	ns	
t _{sk(o)}	output skew time	between channels	[3]	-	0.7	-	0.7	-	0.7	ns
t _W	pulse width	data inputs	20	-	20	-	20	-	ns	
f _{data}	data rate		-	50	-	50	-	50	Mbps	
V_{CC(A)} = 3.3 V \pm 0.3 V										
t _{PHL}	HIGH to LOW propagation delay	A to B	-	-	-	2.4	-	3.1	ns	
t _{PLH}	LOW to HIGH propagation delay	A to B	-	-	-	4.2	-	4.4	ns	
t _{PHL}	HIGH to LOW propagation delay	B to A	-	-	-	2.5	-	3.3	ns	
t _{PLH}	LOW to HIGH propagation delay	B to A	-	-	-	2.5	-	2.6	ns	
t _{en}	enable time	OE to A; B	-	-	-	200	-	200	ns	
t _{dis}	disable time	OE to A; no external load [2]	-	-	-	15	-	15	ns	
		OE to B; no external load [2]	-	-	-	15	-	15	ns	
		OE to A	-	-	-	260	-	260	ns	
		OE to B	-	-	-	200	-	200	ns	
t _{TLH}	LOW to HIGH output transition time	A port	-	-	2.3	5.6	1.9	5.9	ns	
		B port	-	-	2.5	6.4	2.1	7.4	ns	
t _{THL}	HIGH to LOW output transition time	A port	-	-	2.0	5.4	1.9	5.0	ns	
		B port	-	-	2.3	7.4	2.4	7.6	ns	

表 10. 溫度範囲 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ における動的特性 [1]

GND を基準とする (グランド = 0 V) ; 試験回路は図 9 を参照 ; 波形は図 7 および図 8 を参照。

Symbol	Parameter	Conditions	V _{CC(B)}						Unit	
			2.5 V \pm 0.2 V		3.3 V \pm 0.3 V		5.0 V \pm 0.5 V			
			Min	Max	Min	Max	Min	Max		
t _{sk(o)}	output skew time	between channels	[3]	-	-	-	0.7	-	0.7 ns	
t _W	pulse width	data inputs		-	-	20	-	20	- ns	
f _{data}	data rate			-	-	-	50	-	50 Mbps	

[1] t_{en} は t_{PZL} および t_{PZH} と同じ。t_{dis} は t_{PLZ} および t_{PHZ} と同じ。

[2] OE が LOW になり、出力が実際にディスエーブル (disenable) されるまでの遅延。

[3] 同じパッケージ内で同じ方向にスイッチングしているいづれか 2 出力間のスキー。

表 11. 溫度範囲 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ における動的特性 [1]

GND を基準とする (グランド = 0 V) ; 試験回路は図 9 を参照 ; 波形は図 7 および図 8 を参照。

Symbol	Parameter	Conditions	V _{CC(B)}						Unit	
			2.5 V \pm 0.2 V		3.3 V \pm 0.3 V		5.0 V \pm 0.5 V			
			Min	Max	Min	Max	Min	Max		
V_{CC(A)} = 1.8 V \pm 0.15 V										
t _{PHL}	HIGH to LOW propagation delay	A to B		-	5.8	-	5.9	-	7.3 ns	
t _{PLH}	LOW to HIGH propagation delay	A to B		-	8.5	-	8.5	-	8.8 ns	
t _{PHL}	HIGH to LOW propagation delay	B to A		-	5.5	-	5.7	-	5.9 ns	
t _{PLH}	LOW to HIGH propagation delay	B to A		-	6.7	-	5.7	-	0.7 ns	
t _{en}	enable time	OE to A; B		-	200	-	200	-	200 ns	
t _{dis}	disable time	OE to A; no external load	[2]	-	30	-	30	-	30 ns	
		OE to B; no external load	[2]	-	30	-	30	-	30 ns	
		OE to A		-	250	-	250	-	250 ns	
		OE to B		-	220	-	220	-	220 ns	
t _{TLH}	LOW to HIGH output transition time	A port		3.2	11.9	2.3	11.7	1.8	9.5 ns	
		B port		3.3	13.5	2.7	11.4	2.7	9.5 ns	
t _{THL}	HIGH to LOW output transition time	A port		2.0	7.4	1.9	7.5	1.7	16.7 ns	
		B port		2.9	9.5	2.8	9.4	2.8	12.5 ns	
t _{sk(o)}	output skew time	between channels	[3]	-	0.8	-	0.8	-	0.8 ns	
t _W	pulse width	data inputs		20	-	20	-	20	- ns	
f _{data}	data rate			-	50	-	50	-	50 Mbps	
V_{CC(A)} = 2.5 V \pm 0.2 V										
t _{PHL}	HIGH to LOW propagation delay	A to B		-	4.0	-	4.2	-	4.3 ns	
t _{PLH}	LOW to HIGH propagation delay	A to B		-	4.4	-	5.2	-	5.5 ns	
t _{PHL}	HIGH to LOW propagation delay	B to A		-	3.8	-	4.5	-	5.4 ns	

表 11. 温度範囲 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ における動的特性 [1] ... 続き

GND を基準とする (グランド = 0 V); 試験回路は図 9 を参照; 波形は図 7 および図 8 を参照。

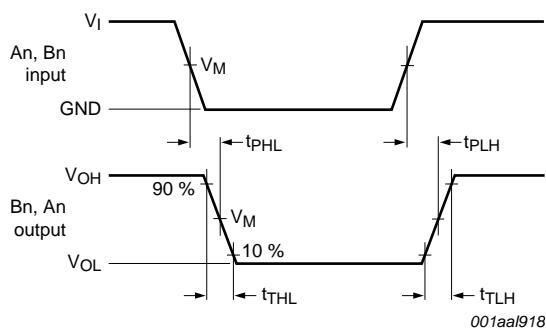
Symbol	Parameter	Conditions	V _{CC(B)}						Unit	
			2.5 V \pm 0.2 V		3.3 V \pm 0.3 V		5.0 V \pm 0.5 V			
			Min	Max	Min	Max	Min	Max		
t _{PLH}	LOW to HIGH propagation delay	B to A	-	3.2	-	2.0	-	0.9	ns	
t _{en}	enable time	OE to A; B	-	200	-	200	-	200	ns	
t _{dis}	disable time	OE to A; no external load	[2]	-	25	-	25	-	25	
		OE to B; no external load	[2]	-	25	-	25	-	25	
	OE to A		-	220	-	220	-	220	ns	
			-	220	-	220	-	220	ns	
t _{TLH}	LOW to HIGH output transition time	A port	2.8	9.3	2.6	8.3	1.8	7.8	ns	
		B port	3.2	10.4	2.9	9.7	2.4	8.3	ns	
t _{THL}	HIGH to LOW output transition time	A port	1.9	7.2	1.9	6.9	1.8	6.7	ns	
		B port	2.2	9.8	2.4	8.4	2.6	8.3	ns	
t _{sk(o)}	output skew time	between channels	[3]	-	0.8	-	0.8	-	0.8	
t _w	pulse width	data inputs	-	20	-	20	-	20	ns	
f _{data}	data rate		-	50	-	50	-	50	Mbps	
V_{CC(A)} = 3.3 V \pm 0.3 V										
t _{PHL}	HIGH to LOW propagation delay	A to B	-	-	-	3.0	-	3.9	ns	
			-	-	-	5.3	-	5.5	ns	
	HIGH to LOW propagation delay	B to A	-	-	-	3.2	-	4.2	ns	
			-	-	-	3.2	-	3.3	ns	
t _{en}	enable time	OE to A; B	-	-	-	200	-	200	ns	
t _{dis}	disable time	OE to A; no external load	[2]	-	-	20	-	20	ns	
		OE to B; no external load	[2]	-	-	20	-	20	ns	
	OE to A		-	-	-	280	-	280	ns	
			-	-	-	220	-	220	ns	
t _{TLH}	LOW to HIGH output transition time	A port	-	-	2.3	7.0	1.9	7.4	ns	
		B port	-	-	2.5	8.0	2.1	9.3	ns	
t _{THL}	HIGH to LOW output transition time	A port	-	-	2.0	6.8	1.9	6.3	ns	
		B port	-	-	2.3	9.3	2.4	9.5	ns	
t _{sk(o)}	output skew time	between channels	[3]	-	-	0.8	-	0.8	ns	
t _w	pulse width	data inputs	-	-	20	-	20	-	ns	
f _{data}	data rate		-	-	-	50	-	50	Mbps	

[1] t_{en} は t_{PZL} および t_{PZH} と同じ。t_{dis} は t_{PZL} および t_{PZH} と同じ。

[2] OE が LOW になり、出力がディスエーブル (disenable) されるまでの遅延。

[3] 同じパッケージ内で同じ方向にスイッチングしているいずれか 2 出力間のスキュー。

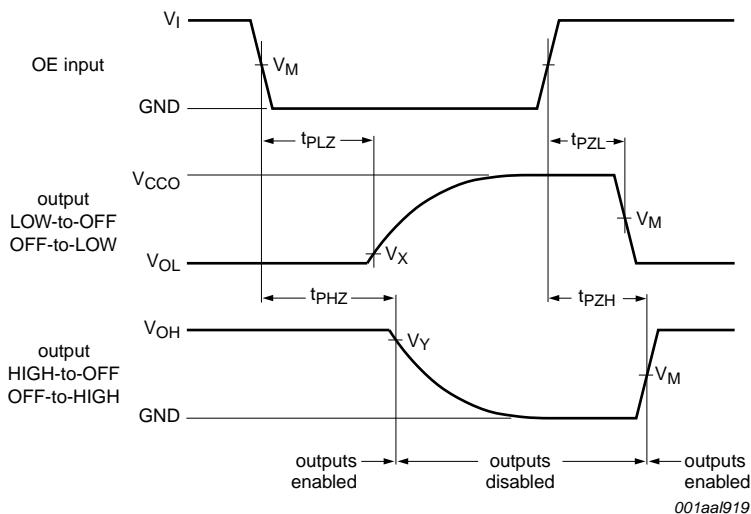
13. 波形



測定ポイントは表12を参照。

V_{OL} と V_{OH} は、出力負荷で発生する出力電圧レベル（ティピカル）。

図7. データ入力 (An, Bn) からデータ出力 (Bn, An) への伝播遅延時間



測定ポイントは表12を参照。

V_{OL} と V_{OH} は、出力負荷で発生する出力電圧レベル（ティピカル）。

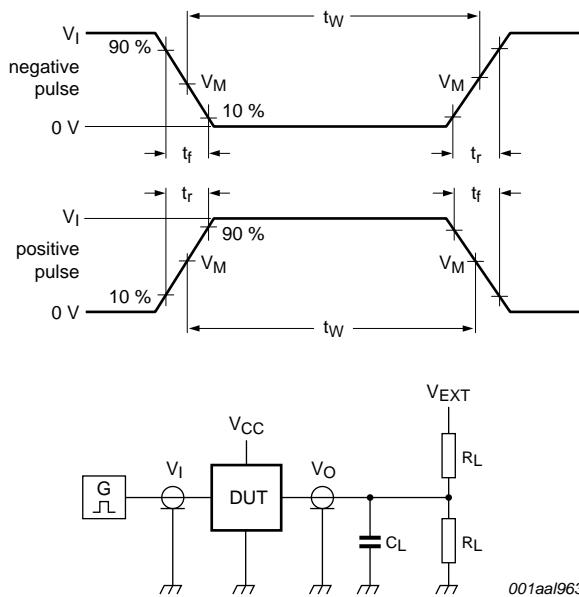
図 8. イネーブル時間とディスエーブル時間

表 12. 測定ポイント [1][2]

Supply voltage	Input	Output		
V_{CCO}	V_M	V_M	V_X	V_Y
$1.8 \text{ V} \pm 0.15 \text{ V}$	$0.5V_{CCI}$	$0.5V_{CCO}$	$V_{OL} + 0.15 \text{ V}$	$V_{OH} - 0.15 \text{ V}$
$2.5 \text{ V} \pm 0.2 \text{ V}$	$0.5V_{CCI}$	$0.5V_{CCO}$	$V_{OL} + 0.15 \text{ V}$	$V_{OH} - 0.15 \text{ V}$
$3.3 \text{ V} \pm 0.3 \text{ V}$	$0.5V_{CCI}$	$0.5V_{CCO}$	$V_{OL} + 0.3 \text{ V}$	$V_{OH} - 0.3 \text{ V}$
$5.0 \text{ V} \pm 0.5 \text{ V}$	$0.5V_{CCI}$	$0.5V_{CCO}$	$V_{OL} + 0.3 \text{ V}$	$V_{OH} - 0.3 \text{ V}$

[1] V_{CC1} は入力に接続されている電源電圧。

[2] V_{CCO} は出力に接続されている電源電圧。



テストデータは表 13 を参照。

すべての入力パルスはジェネレータが供給（特性は下記の通り）：PRR \leq 10 MHz; $Z_0 = 50 \Omega$; $dV/dt \geq 1.0 \text{ V/ns}$.

R_L = 負荷抵抗

C_L = 負荷容量にはジグおよびプローブ静電容量が含まれます。

V_{EXT} = スイッチング時間測定用の外部電圧

図 9. スイッチング時間測定用試験回路

表 13. テストデータ

Supply voltage		Input		Load		V_{EXT}			
$V_{CC(A)}$	$V_{CC(B)}$	$V_I^{[1]}$	$\Delta t/\Delta V$	C_L	$R_L^{[2]}$	t_{PLH}, t_{PHL}	t_{PZH}, t_{PHZ}	$t_{PZL}, t_{PLZ}^{[3]}$	
1.65 V to 3.6 V	2.3 V to 5.5 V	V_{CCI}	$\leq 1.0 \text{ ns/V}$	15 pF	50 k Ω , 1 M Ω	open	open	2 V_{CCO}	

[1] V_{CCI} は入力に接続されている電源電圧

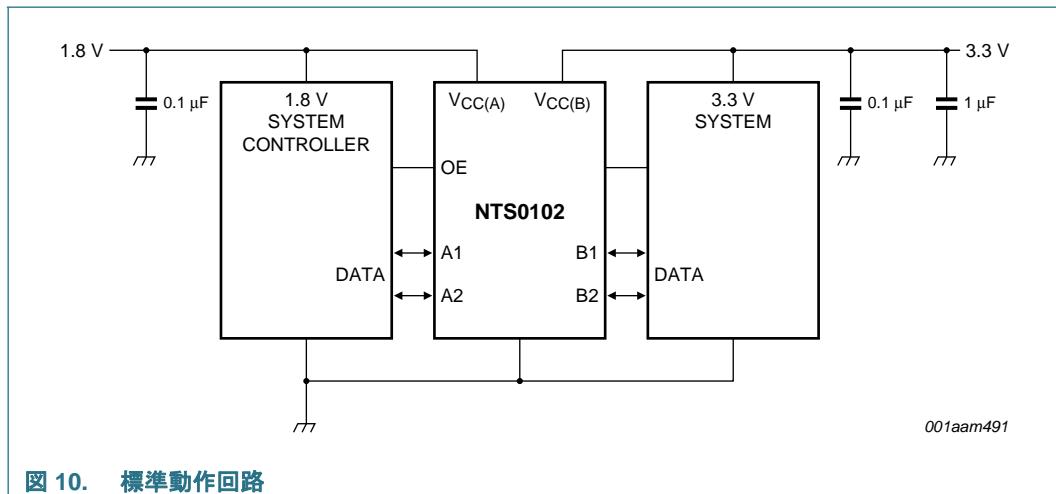
[2] データレート、パルス幅、伝播遅延、出力立上り / 立下り時間の測定では $R_L = 1 \text{ M}\Omega$ 、イネーブル時間およびディスエーブル時間の測定では、 $R_L = 50 \text{ k}\Omega$ 。

[3] V_{CCO} は出力に接続されている電源電圧。

14. アプリケーション情報

14.1 アプリケーション

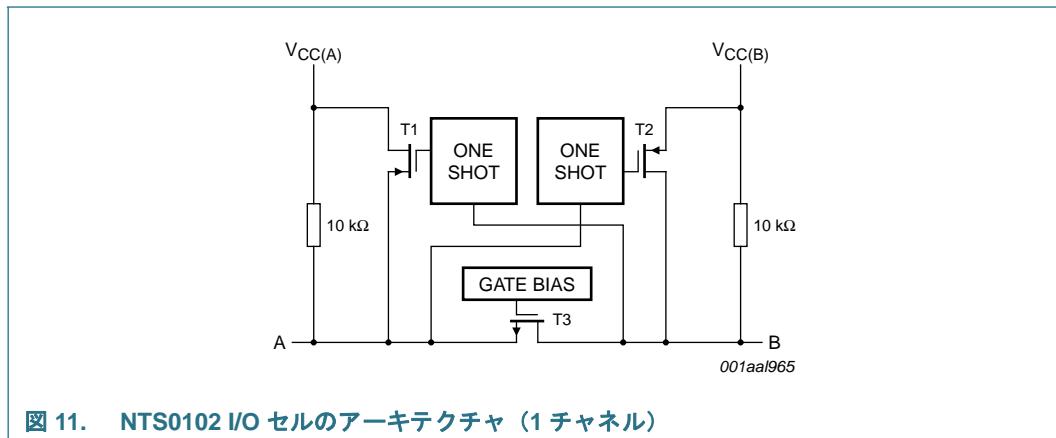
電圧レベル変換アプリケーション。NTS0102 は、電源電圧が異なるデバイス間やシステム間のインターフェース・アプリケーションとして使うことができます。基本的にこのデバイスはオープンドレイン・ドライバを使用する I²C バスまたは 1-wire バスを対象にしていますが、プッシュ/プルドライバをポートに接続したアプリケーションでも使用できます。ただし、後者のアプリケーションには NTB0102 を推奨いたします



001aam491

14.2 アーキテクチャ

NTS0102 のアーキテクチャを図 11 に示します。本デバイスは A から B または B から A のデータ方向制御に外部からの入力信号が不要です。



001aal965

NTS0102 は「スイッチ」タイプの電圧変換器で、2 つのキー回路によって電圧変換を実現しています。

1. パスゲートトランジスタ (N チャネル) – ポートを接続
2. 出力エッジレートアクセラレータ – I/O ピンの立上りエッジを検出、加速

パスゲートトランジスタ (T3) のゲートバイアス電圧は、低電圧側の V_{CC} レベルをおよそ 1 上回るしきい電圧に設定されます。LOW から HIGH への遷移中、出力ワンショットは PMOS トランジスタ (T1, T2) のスイッチングによって 10 kΩ プルアップ抵抗をバイパスし、電流駆動能力を高めて出力遷移を加速します。このワンショットは、入力遷移がおよそ V_{CC}/2 に達するとオンになり、出力が V_{CC}/2 に達すると約 50 ns 後にオフになります。加

速中、ドライバの出力抵抗は 50Ω ~ 70Ω の間になります。信号のコンテンツを避けると共にダイナミック I_{CC} を最小にするため、ユーザーはワンショット回路がオフになるまで待機してから、反対方向に信号を適用するようしなければなりません。デバイスには、DC電流ソーシングをサポートするためのプルアップ抵抗が実装されています。

14.3 入力ドライバの要件

NTS0102 はスイッチタイプの電圧変換器なので、入力ドライバのプロパティが出力信号に直接影響を及ぼします。システムの静的な電流シンク能力は、I/O に適用される外部のオープンドレインまたはプッシュ / プルドライバによって決まります。最大データレート、HIGH から LOW への出力遷移時間 (t_{THL})、伝達遅延 (t_{PHL}) は、外部ドライバの出力インピーダンスとエッジレートによって変わります。本データシートに記載されているこれらのパラメータの絶対最大定格は、ドライバの出力インピーダンスが 50Ω 未満であることを前提としています。

14.4 出力負荷に関する考慮点

ドライブ可能な最大集中容量性負荷は、ワンショットパルスの持続時間（パルス幅）によって変わってきます。容量性負荷が非常に大きい場合、ワンショットパルスの持続時間内に出力がポジティブレールに達しない恐れがあります。

容量性負荷の超過を避けると共にワンショットの正常なトリガを実行するため、NTS0102 プリント基板レイアウトはトレース長を短く、低静電容量コネクタを使用することを推奨します。また、低インピーダンス終端を確保すると共に出力信号のオシレーションとワンショット再トリガを避けるため、PCB トレースの長さは、すべての反射のラウンドトリップ遅延がワンショットパルスの持続時間内（約 50 ns）になるようにする必要があります。

14.5 パワーアップ

デバイスの動作中は、絶対に $V_{CC(A)}$ が $V_{CC(B)}$ を超えではありません。ただしパワーアップ時は $V_{CC(A)} \geq V_{CC(B)}$ となってもデバイスにダメージはなく、どちらの電源が先にランプアップしても問題ないため、パワーアップに、特別なシーケンスは必要ありません。NTS0102 には、 $V_{CC(A)}$ または $V_{CC(B)}$ のどちらか一方がスイッチオフとなった場合にすべての出力ポートをオフにする回路が組み込まれています。

14.6 イネーブルとディスエーブル

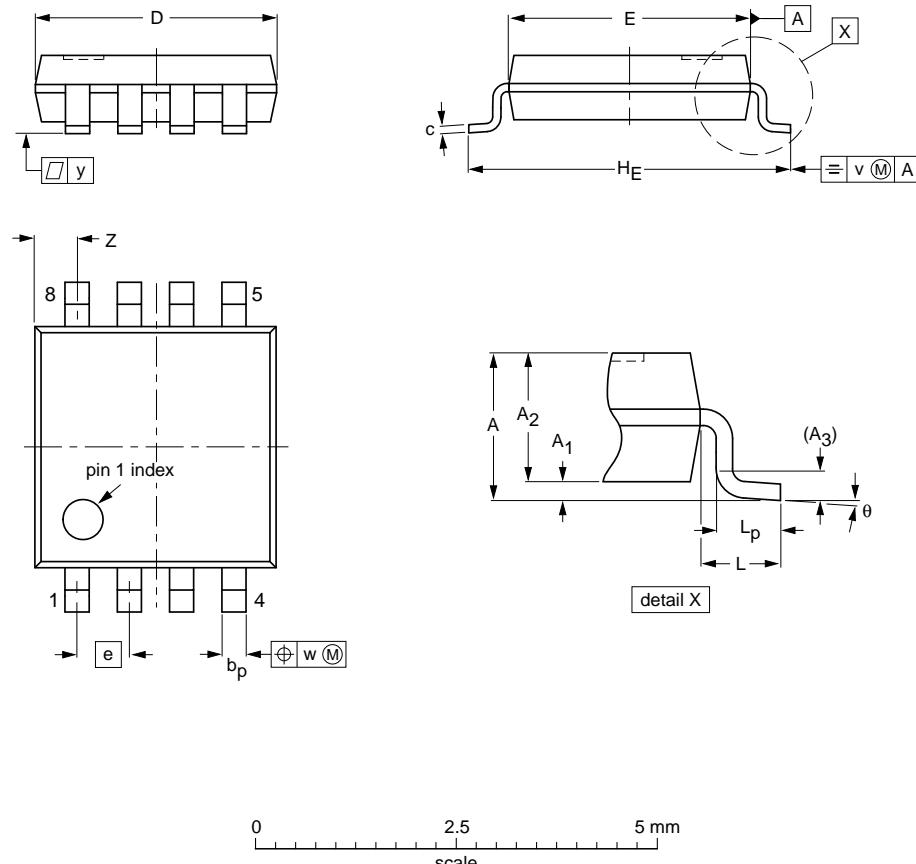
出力イネーブル入力 (OE) は、デバイスを無効化（ディスエーブル）するために使用します。OE = LOW に設定すると、すべての I/O はハイインピーダンス・オフステートになります。ディスエーブル時間 (t_{dis} 、外部負荷なし) は、OE が LOW になり、出力が実際に無効化（ディスエーブル）されるまでの遅延時間を示します。イネーブル時間 (t_{en}) は、OE が HIGH になった後に 1 つのワンショット回路が動作状態となるまでの時間を示し、この間ユーザーは待機しなければなりません。パワーアップまたはパワーダウン時のハイインピーダンス・オフステートを確保するため、OE ピンはプルダウン抵抗を通じて GND に接続しなければなりません。プルダウン抵抗の最小値は、ドライバの電流供給能力によって決まります。

14.7 I/O ラインのプルアップ抵抗またはプルダウン抵抗

各 A ポート I/O には $V_{CC(A)}$ に対して $10\text{k}\Omega$ の内部プルアップ抵抗が、各 B ポート I/O には $V_{CC(B)}$ に対して $10\text{k}\Omega$ の内部プルアップ抵抗が実装されています。これよりも低いプルアップ抵抗値が必要な場合は、 $10\text{k}\Omega$ の内部プルアップ抵抗に並列した外部抵抗の追加が必要になります。この場合、 V_{OL} レベルに影響します。OE が LOW になると、NTS0102 の内部プルアップ抵抗はオフになります。

15. パッケージ外形

TSSOP8: plastic thin shrink small outline package; 8 leads; body width 3 mm; lead length 0.5 mm SOT505-2



DIMENSIONS (mm are the original dimensions)

UNIT	A _{max.}	A ₁	A ₂	A ₃	b _p	c	D ⁽¹⁾	E ⁽¹⁾	e	H _E	L	L _p	v	w	y	z ⁽¹⁾	θ
mm	1.1	0.15 0.00	0.95 0.75	0.25	0.38 0.22	0.18 0.08	3.1 2.9	3.1 2.9	0.65	4.1 3.9	0.5	0.47 0.33	0.2	0.13	0.1	0.70 0.35	8° 0°

Note

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	JEITA			
SOT505-2		---				02-01-16

図 12. SOT505-2 (TSSOP8) パッケージ外形

XSON8: plastic extremely thin small outline package; no leads; 8 terminals; body $1 \times 1.95 \times 0.5$ mm

SOT833-1

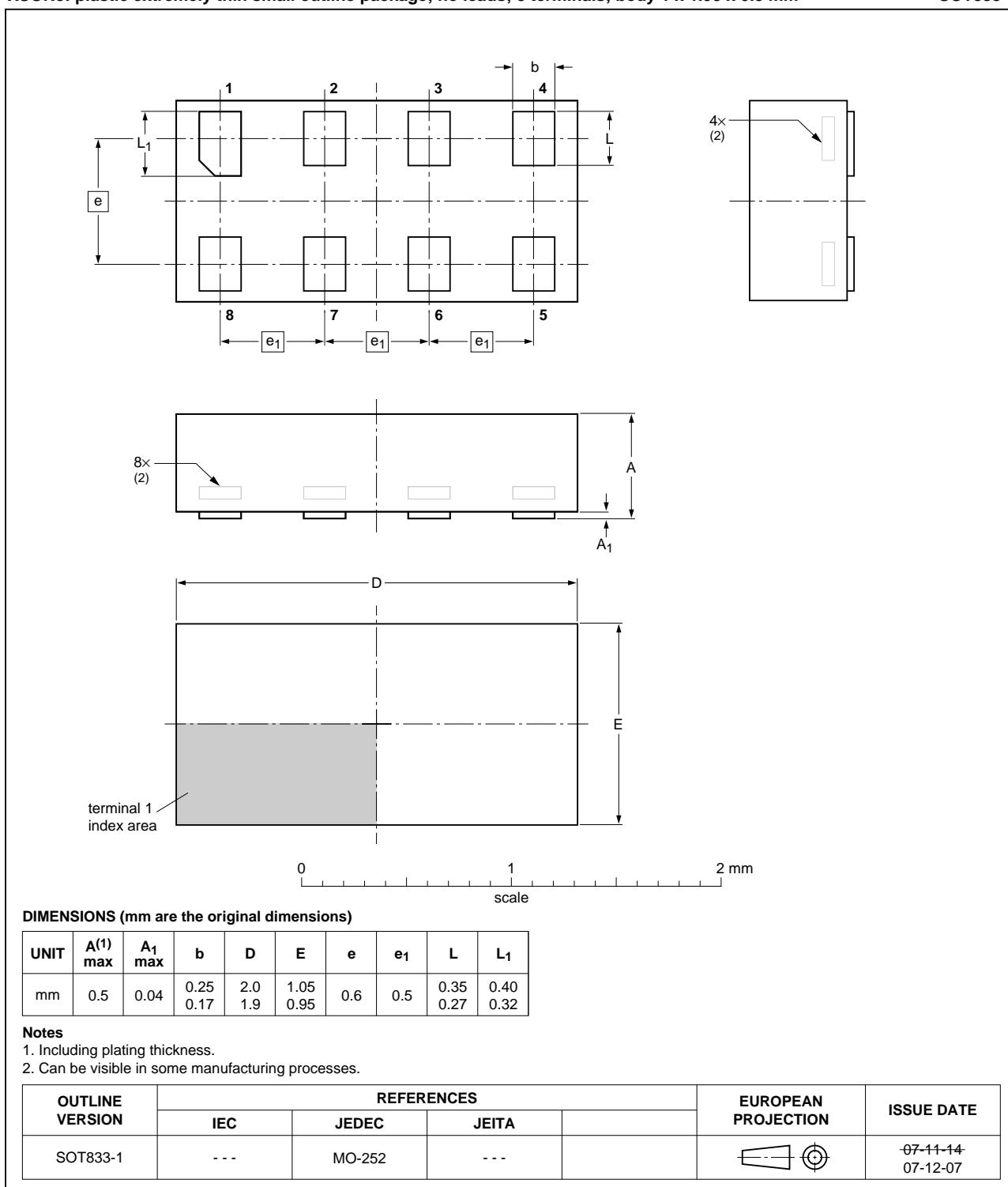


図 13. SOT833-1 (XSON8) パッケージ外形

XSON8U: plastic extremely thin small outline package; no leads;
8 terminals; UTLP based; body 3 x 2 x 0.5 mm

SOT996-2

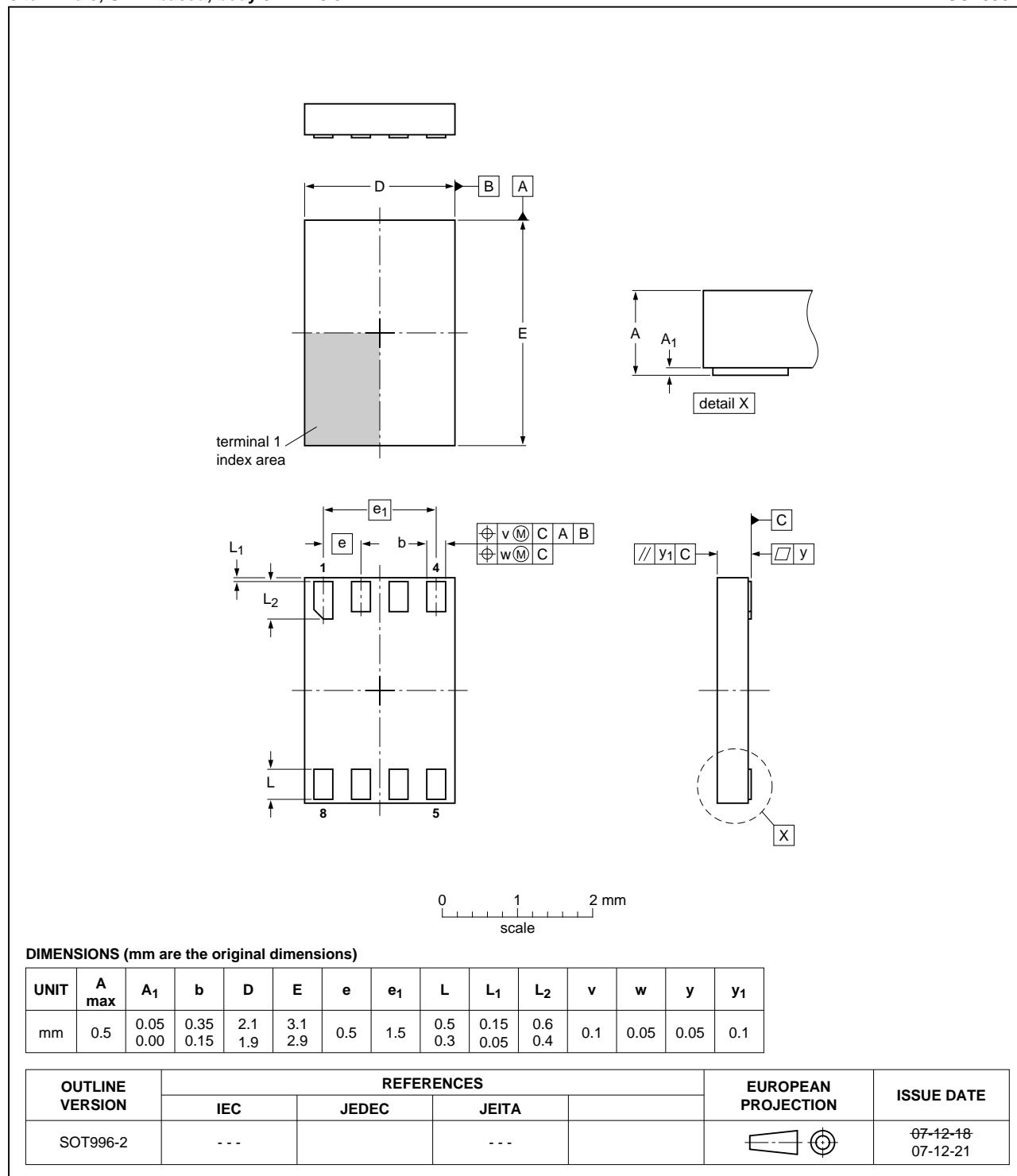


図 14. SOT996-2 (XSON8U) パッケージ外形

XSON8: extremely thin small outline package; no leads;
8 terminals; body 1.35 x 1 x 0.5 mm

SOT1089

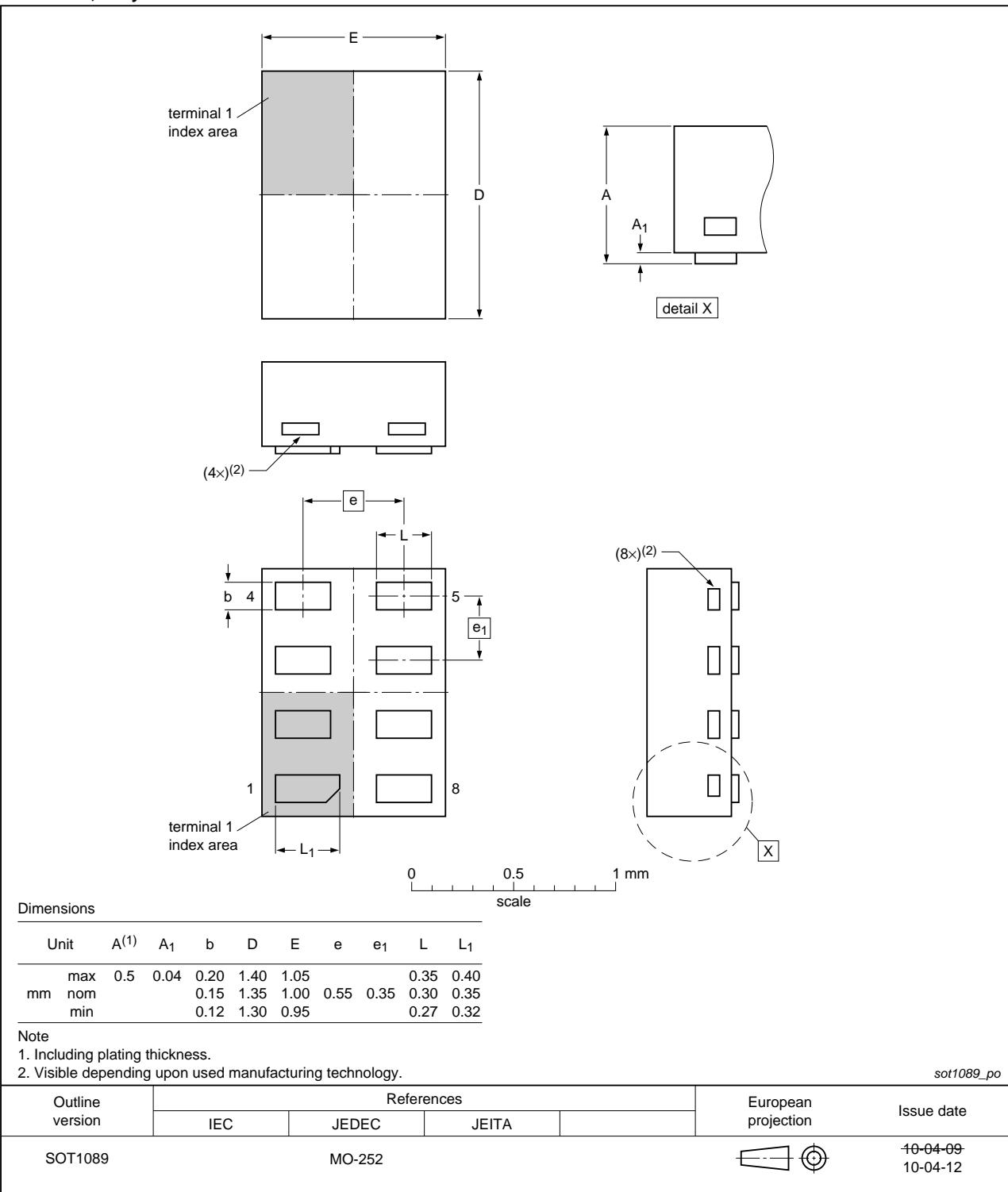


図 15. SOT1089 (XSON8) パッケージ外形

XQFN10: plastic, extremely thin quad flat package; no leads;
10 terminals; body 1.40 x 1.80 x 0.50 mm

SOT1160-1

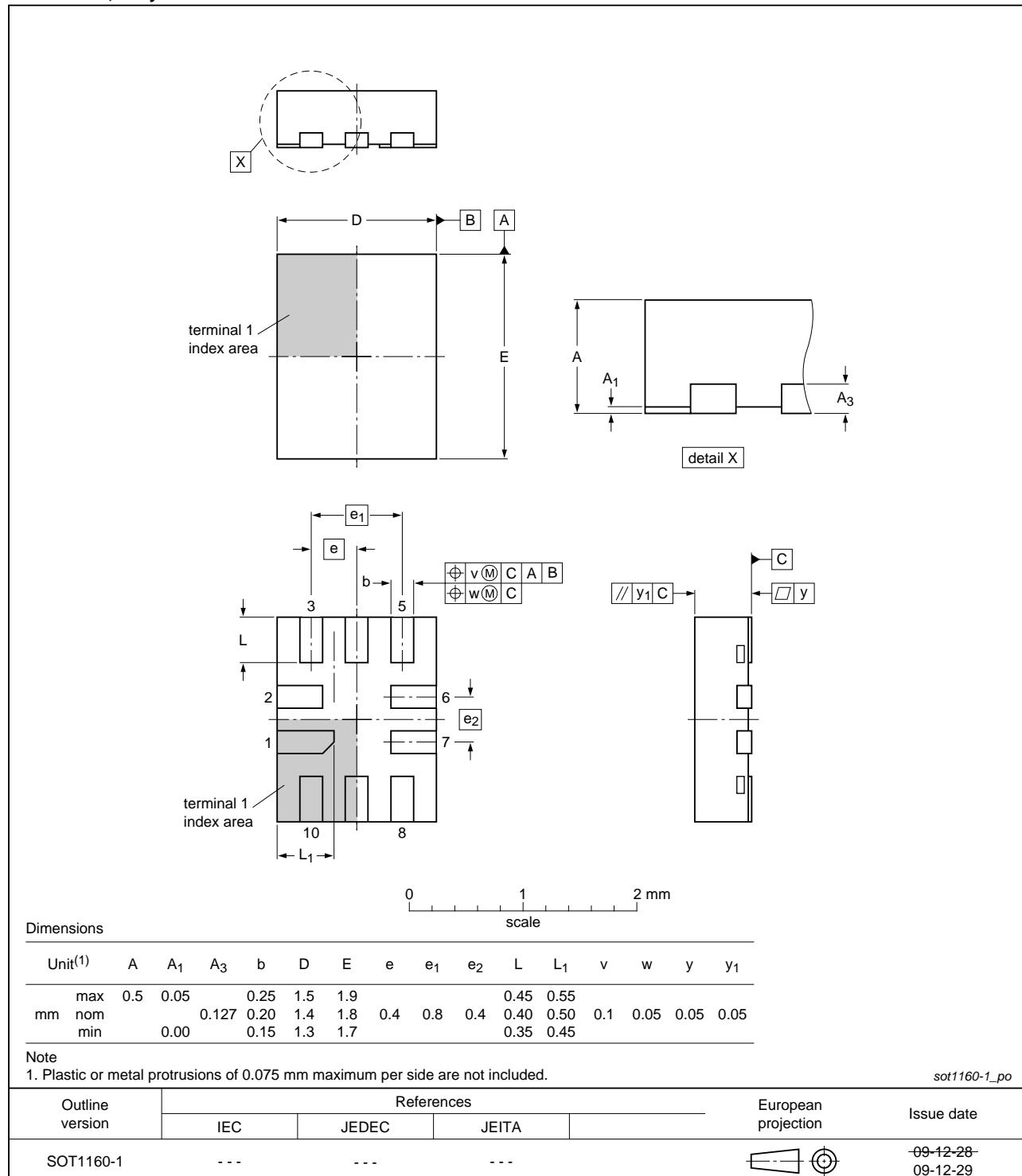


図 16. SOT1160-1 (XQFN10) パッケージ外形

XQFN8: plastic, extremely thin quad flat package; no leads;
8 terminals; body 1.4 x 1.2 x 0.5 mm

SOT1309-1

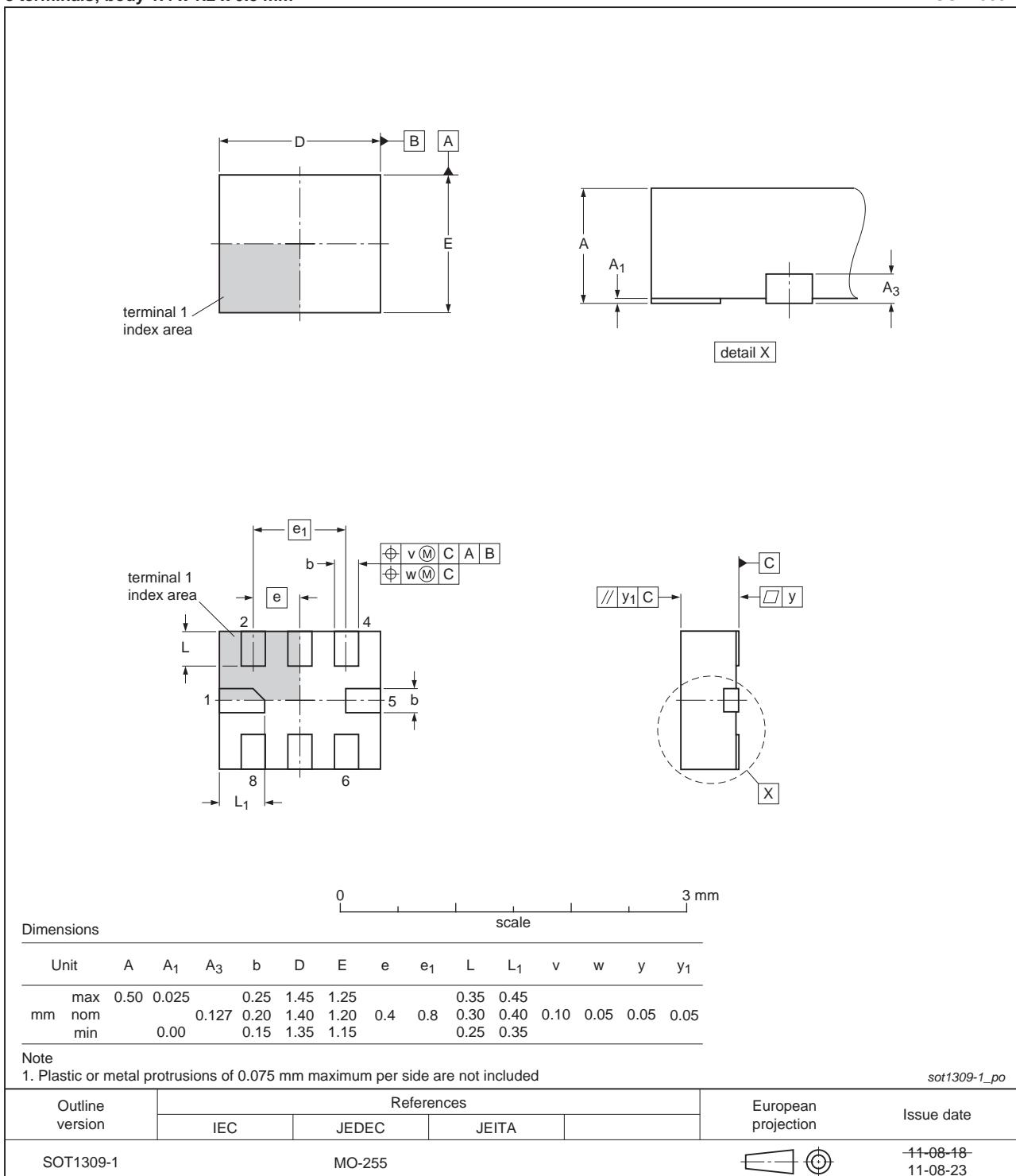


図 17. SOT1309-1 (XQFN8) パッケージ外形

16. 略語

表 14. 略語

Acronym	Description
CDM	Charged Device Model
CMOS	Complementary Metal Oxide Semiconductor
DUT	Device Under Test
ESD	ElectroStatic Discharge
GPIO	General Purpose Input Output
HBM	Human Body Model
I ² C	Inter-Integrated Circuit
MM	Machine Model
PCB	Printed Circuit Board
PMOS	Positive Metal Oxide Semiconductor
SMBus	System Management Bus
UART	Universal Asynchronous Receiver Transmitter
UTLP	Ultra Thin Leadless Package

17. 改訂履歴

表 15. 改訂履歴

文書 ID	発行日	データシートステータス	変更通知	旧版
NTS0102 v.3	20111117	製品データシート	-	NTS0102 v.2
変更		• タイプ番号 NTS0102GU8 (SOT1309-1/XQFN8 パッケージ) を追加		
NTS0102 v.2	20110411	製品データシート	-	NTS0102 v.1
NTS0102 v.1	20100921	製品データシート	-	-

18. 法務関連情報

18.1 データシートステータ

文書ステータス [1][2]	製品ステータス [3]	定義
目標 [簡略版] データシート	開発	この文書には、製品開発について客観的な仕様からのデータが含まれています。
準備 [簡略版] データシート	適格性評価	この文書には準備仕様からのデータが含まれています。
製品 [簡略版] データシート	生産	この文書には製品仕様が含まれています。

- [1] デザインを開始する前または完了する前に、最新の文書を確認してください。
- [2] 簡略版データシートの詳細は下記「定義」を参照してください。
- [3] 本文書に記載されているデバイスの製品ステータスは、本文書の発行後に変更されている場合があります。また、複数のデバイスの場合に異なる場合があります。製品のステータスに関する最新情報はインターネットで確認できます (<http://www.nxp.com>)。

18.2 定義

ドラフト – 文書はドラフトバージョンとしての意味しか持たず、その内容は社内でチェック中であるとともに正式な承認が必要であるため、変更されたり追加されたりする場合があります。NXP セミコンダクターズは本文書に含まれている情報の正確性および完全性を主張または保証せず、本文書に含まれている情報を使用したことによって生じた結果に対しかねる責任も負いません。

簡略版データシート – 同じ製品タイプ番号とタイトルの完全版データシートからの抜粋です。簡単な参照用としての役割のみを果たし、完全な詳細情報は含まれていません。完全な詳細情報を網羅している完全版データシートは、お近くの NXP セミコンダクターズ オフィスまでお問い合わせください。完全版と簡略版の間に差異や不一致部分がある場合、完全版データシートが適用されます。

製品仕様 – 製品データシートに記載されている情報とデータは、NXP セミコンダクターズおよび顧客が別途書面で明示的に同意している場合を除き、NXP セミコンダクターズと顧客の間で合意されている製品の仕様を規定します。ただし、NXP セミコンダクターズの製品が製品データシートに記載されている以上の機能および品質を提供するとされている合意はいかなる状況においても無効です。

18.3 免責条項

保証および責任の限度 – NXP セミコンダクターズは本文書内的情報が正確で信頼できるものであると考えていますが、明示的であるか暗示的であるかを問わず、これらの情報の正確性または完全性についていかなる主張または保証もせず、これらの情報を使用したことによって生じた結果に対しかねる責任も負いません。NXP セミコンダクターズは、NXP セミコンダクターズ以外の情報源から提供された本文書中の記述について、いかなる責任も負いません。

間接的、偶発的、懲罰的、特別または結果的であるかに関係なくいかなる損害についても、また係る損害が不正行為（過失を含む）、保証、契約または他の法的理論の違反によって生じた場合であっても、NXP セミコンダクターズは一切の責任を負いません。このような損害には収益の逸失、預金の損失、事業の中断、製品の撤去や交換関連するコストまたは再作業費用などが含まれますが、これらだけに限られません。

何らかの理由により顧客が損害を被った場合、本文書に記載されている製品について顧客に対する NXP セミコンダクターズの累積的なすべての責任の上限は、NXP セミコンダクターズの「商業販売条件」の規定に準拠するものとします。

変更の権利 – NXP セミコンダクターズは、本文書で公開されている情報を通知なくいつでも変更する権利を有します。これには仕様および製品の説明が含まれますが、これらだけに限られません。本文書は、本文書の発行前に提供されたすべての情報に優先し、これらに替わるものとなります。

使用適合性 – NXP セミコンダクターズの製品は人命支援、人命や安全に関わるシステムまたは設備での使用、また NXP セミコンダクターズ製品のエラーまたは不具合が個人の死傷または財産もしくは環境への深刻な損害につながることが合理的に予測されるアプリケーションに対して適した製品として設計、承認、保証されていません。NXP セミコンダクターズならびにそのサプライヤは、このような設備やアプリケーションにおける NXP セミコンダクターズ製品の使用に対しかねる責任も負わず、係る状況での使用に対するリスクは顧客が負うものとします。

アプリケーション – 本文書に記載されているこれらの製品のアプリケーションは説明のみを目的としたものであり、NXP セミコンダクターズはさらなるテストや改修なしに係るアプリケーションが特定の用途に適しているかどうかについていかなる主張も保証もしません。

顧客は NXP セミコンダクターズの製品を使用したアプリケーションおよび製品のデザインと作業に対する責任を負い、NXP セミコンダクターズはアプリケーションおよび顧客の製品デザインへの支援に対しかねる責任も負いません。顧客の予定しているアプリケーションと製品、またサーブパーティとなる顧客の顧客が予定しているアプリケーションに NXP セミコンダクターズの製品が適しているかどうか、その判断に対する全責任は顧客が負うものとします。係るアプリケーションおよび製品に関連するリスクを最小限に抑えるため、顧客はデザインおよび作業に対して適切な安全対策を講じる必要があります。

NXP セミコンダクターズは、顧客のアプリケーションまたは製品もしくはサーブパーティとなる顧客の顧客のアプリケーションまたは使用における欠陥や怠慢に起因するすべての怠慢、損害、コスト、問題に対しかねる責任も負いません。顧客は、顧客またはその顧客のアプリケーションおよび製品の不具合を避けるため、NXP セミコンダクターズの製品を使用したアプリケーションおよび製品について必要なすべてのテストを実施する責任を負います。係る状況について、NXP はいかなる責任も負いません。

絶対最大定格 – 1つまたは複数の制限値 (IEC60134 の絶対最大定格システムに規定) を超えるストレスは、デバイスの恒久的なダメージの原因となります。制限値はストレス定格のみとしての意味を有し、これらの条件下または推奨動作条件のセクション（ある場合）または本文書にある特性の説明に記載されている制限値を超えた（適切な）使用についての保証はありません。制限値で常時動作している場合もしくは制限値での動作が頻繁に繰り返された場合、デバイスの品質と信頼性に永続的で元に戻すことのできない影響を与えます。

商業販売条件 – 書面による有効な個別契約に基づいて合意している場合を除き、NXP セミコンダクターズ製品の商業販売は

<http://www.nxp.com/profile/terms> に公開されている条件にしたがって販売されます。個別契約が結ばれた場合は、係る契約の条件のみが適用されます。顧客による NXP セミコンダクターズ製品の購入に関し、顧客が定める一般条件を適用することを NXP セミコンダクターズはここに明示的に拒否します。

販売またはライセンス提供の提案 – 本文書のいかなる部分も、いずれの著作権、特許もしくは他の工業所有権または知的財産権においても、オープンに提供または供与できる製品の販売、ライセンスの譲渡や関与を提案するものとして理解または解釈することはできません。

輸出規制 – 本文書および記載されている項目は、輸出管理法規の適用を受ける場合があります。輸出に際し、各国規制当局の事前許可が必要な場合があります。

車載環境に対する製品の非適合性 – 特定の NXP セミコンダクターズ製品が車載環境向けの製品であると本データシートに明示的に記述されている場合を除き、本製品は車載環境での使用に適した製品ではありません。本製品は車載環境のテストまたはアプリケーション要件にしたがってテストされないとともに、これらの要件に対する適合性も持ち合わせていません。車載環境に非適合な製品を車載設備やアプリケーションに含めたり使用したりした場合、NXP セミコンダクターズはいかなる責任も負いません。

顧客が本製品をデザインインに使用し自動車仕様および規格にしたがい車載アプリケーションで使用する場合、顧客は (a) 係る車載アプリケーション、使用、仕様について NXP セミコンダクターズからの本製品に対する保証なしに使用し、(b) NXP セミコンダクターズの仕様に含まれていない車載アプリケーションに本製品を使用した場合、その全責任を負い、(c) NXP セミコンダクターズの標準保証および製品仕様に含まれていない車載アプリ

ケーションでの NXP セミコンダクターズ製品の使用およびデザインによって生じたすべての義務、損害、不具合の生じた製品の賠償請求から NXP セミコンダクターズを完全に保護するものとします。

18.4 商標

注意：本文書に記載されているすべてのブランド、製品名、サービス名、商標はそれぞれの所有者の知的財産です。

19. お問合せ先

詳細は弊社 Web サイトをご覧ください：<http://www.jp.nxp.com/#/homepage>

お近くのオフィスの住所については電子メールでお問合せください：salesaddresses@nxp.com

20. 目次

1	概要	1
2	特長および利点	1
3	アプリケーション	1
4	製品情報	2
5	マーキング	2
6	ブロック図	3
7	ピン情報	3
7.1	ピン配置図	3
7.2	ピン配置表	5
8	機能説明	5
9	絶対最大定格	5
10	推奨動作条件	6
11	電気的特性	6
12	動的特性	8
13	波形	12
14	アプリケーション情報	14
14.1	アプリケーション	14
14.2	アーキテクチャ	14
14.3	入力ドライバの要件	15
14.4	出力負荷に関する考慮点	15
14.5	パワーアップ	15
14.6	イネーブルとディスエーブル	15
14.7	I/O ラインのプルアップ抵抗またはプルダウン抵抗	15
15	パッケージ外形	16
16	略語	22
17	改訂履歴	22
18	法務関連情報	23
18.1	データシートステータ	23
18.2	定義	23
18.3	免責条項	23
18.4	商標	24
19	お問合せ先	24
20	目次	25

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.