

AN3592K, AN3592S

PAL VTR ジャンピング補正回路／PAL VTR Jumping Correction Circuits

■ 概要

AN3592K, AN3592Sは、PAL方式VTRのLPモード特殊再生時に発生する波形歪み補正用の半導体集積回路です。

■ 特徴

- AN3592K, AN3592Sは次の機能を有している。

ビデオ信号0.5H不連続点検出回路

クロマ信号位相ズレ検出・補正回路

- 電源電圧:5V

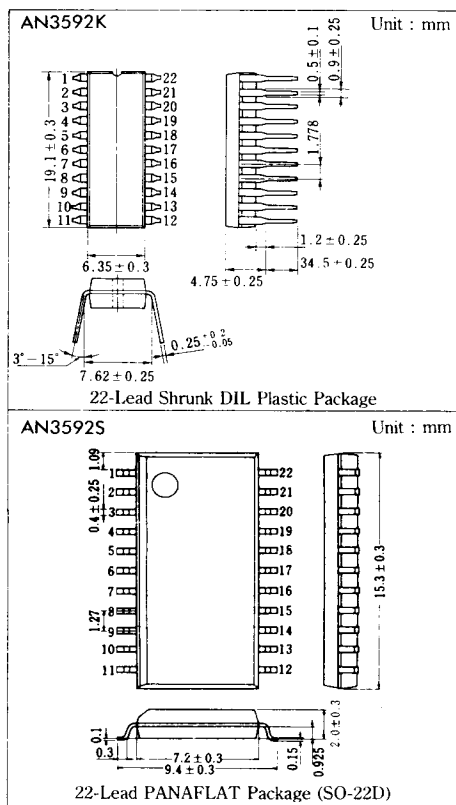
■ Features

- The functions consist of:

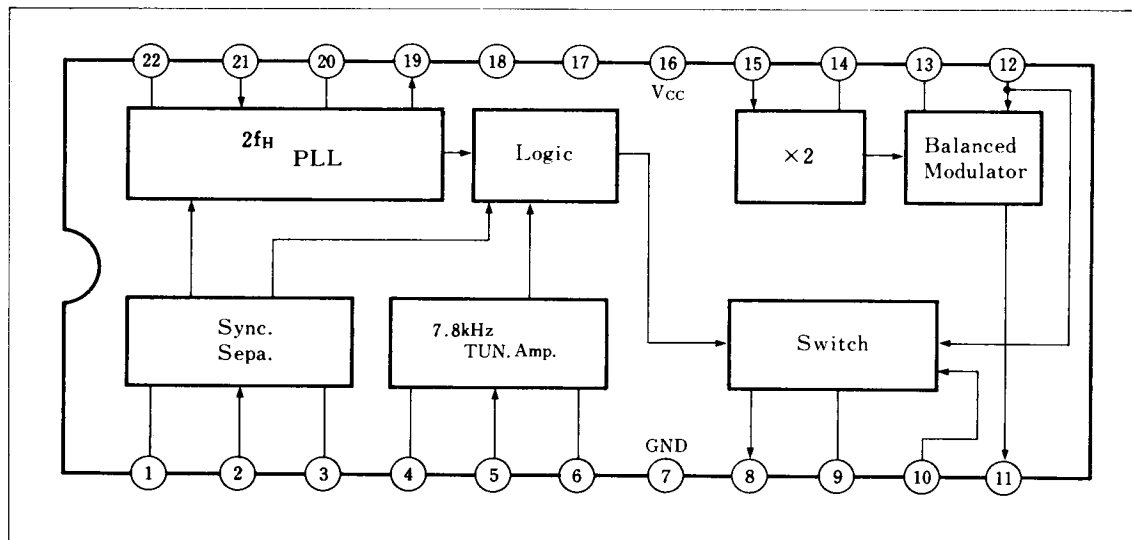
Video signal 0.5H jumping detector

Chrominance signal phase shift detector and phase correction circuit

- Supply voltage : 5V



■ ブロック図／Block Diagram



■ 端子名/Pin

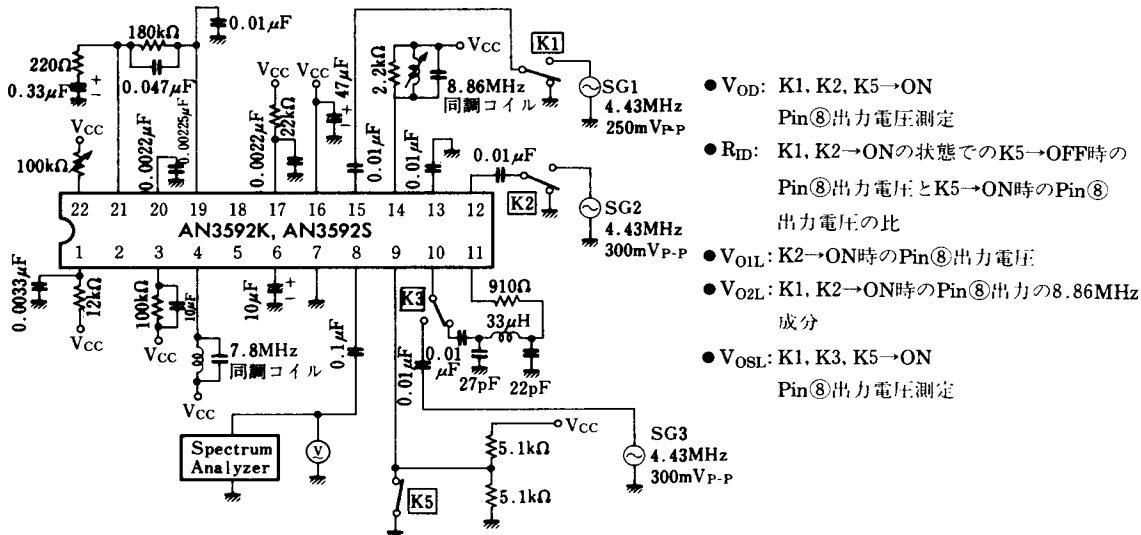
Pin No.	端子名	Pin Name	Pin No.	端子名	Pin Name
1	V.キラー	V. Killer	12	クロマ入力	Chroma Input
2	同期分離入力	Sync. Sepa. Input	13	BMバイアス	B.M. Bias
3	同期分離フィルタ	Sync. Sepa. Filter	14	8.86MHz同調コイル	8.86MHz Tuned Coil
4	7.8kHz同調コイル	7.8kHz Tuned Coil	15	4.43MHz入力	4.43MHz Input
5	APCエラー入力	APC Error Input	16	電源電圧	V _{CC}
6	APCエラーバイアス	APC Error Bias	17	1/2Hモノマルチ	1/2H M.M.
7	アース	GND	18	1/2Hジャンプ出力	1/2H Jump Output
8	クロマ出力	Chroma Output	19	位相比較出力	P.C. Output
9	コントロール入力	CTL. Input	20	VCO容量	VCO Cap.
10	LPF入力	LPF Output	21	VCO入力	VCO Input
11	LPF出力	LPF Input	22	VCO抵抗	VCO Resistor

■ 絶対最大定格/Absolute Maximum Ratings (Ta = 25°C)

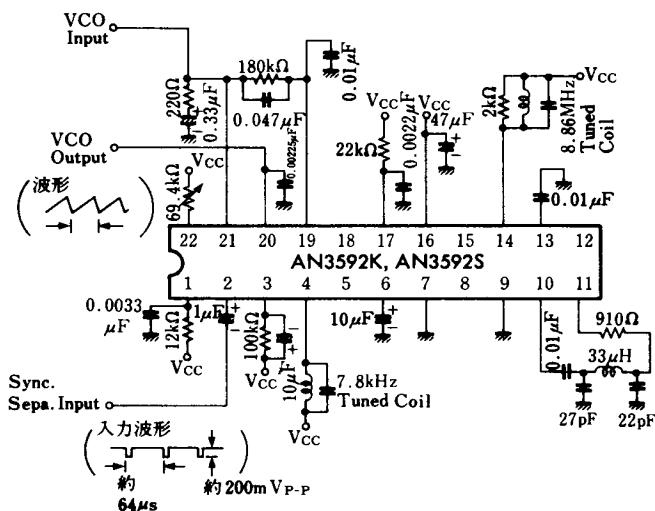
Item	Symbol	Rating	Unit
電源電圧	V _{CC}	6.0	V
許容損失	P _D	200	mW
動作周囲温度	T _{opr}	-20~+75	°C
保存温度	AN3592K AN3592S	T _{stg}	°C

■ 電気的特性/Electrical Characteristics (V_{CC}=5V, Ta=25°C)

Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
電源電流	I _{CC}			13	18.5	24	mA
直接出力電圧	V _{OD}	1	クロマ300mV _{P-P} 直接モード	440	510	580	mV _{P-P}
反転/直接出力電圧比	R _{ID}	1	4.43MHz入力250mV _{P-P}	-0.5	+1	+2.5	dB
反転モードリーク	V _{OIL}	1	クロマ300mV _{P-P} 反転モード	0	10	55	mV _{P-P}
2倍スプリアス	V _{O2L}	1	クロマ入力, 4.43MHz入力300mV _{P-P}	0	5	15	mV _{P-P}
スイッチアンブリーク	V _{OSL}	1	pin⑩入力300mV _{P-P} 直接モード	0	1.5	5	mV _{P-P}
SYNC SEPA最小入力	V _{SPP}	2	APL 0%		150	200	mV _{P-P}
2 _{nd} PLL基準発振電圧	V _{OSC}	2	発振周波数15.6kHz	2	2.4	2.8	V
2 _{nd} PLLプラインレンジ	f _P	2		15.1	15.6	16.1	kHz
2 _{nd} PLL VCO制御感度	S _{VCO}	2		9.2	11.5	15.0	Hz/mV
APCエラー入力最小レベル	V _{APC}	3			25	40	mV _{P-P}
1/2H.M.M.しきい値	V _{MTH}			2.2	2.5	2.8	V
直接モード保持電圧	V _{CTL-D}			0		0.7	V
反転モード保持電圧	V _{CTL-I}			2		3.5	V
アクティブモード保持電圧	V _{CTL-A}			4.7		5	V

Test Circuit 1 (V_{OD} , R_{ID} , V_{O1D} , V_{O2L} , V_{OSL})

- V_{OD} : K1, K2, K5→ON
Pin⑧出力電圧測定
- R_{ID} : K1, K2→ONの状態でのK5→OFF時の
Pin⑧出力電圧とK5→ON時のPin⑧
出力電圧の比
- V_{O1L} : K2→ON時のPin⑧出力電圧
- V_{O2L} : K1, K2→ON時のPin⑧出力の8.86MHz
成分
- V_{OSL} : K1, K3, K5→ON
Pin⑧出力電圧測定

Test Circuit 2 (V_{SSP} , V_{OSC} , f_p , S_{VCO})

- V_{SSP} : VCO出力がSYNC SEPA入力にロックする
最小の入力電圧(但し, 入力周波数15.6kHz)
- V_{OSC} : 入力周波数15.6kHz, VCO出力がロックし
た状態におけるVCO入力電圧
- f_p : VCO出力がSYNC SEPA入力にロックする,
SYNC SEPA入力周波数範囲
- S_{VCO} : VCO入力電圧の変化量に対するVCO発振
周波数の変化量の割合

Figure 1 is a detailed schematic diagram of the AN3592K/AN3592S circuit. The circuit includes a 15.6kHz clock source (周波数 15.6kHz Duty 1:1) and a 4.7μs monostable multivibrator (M.M.). The clock signal is distributed to several D-type flip-flops (DQ) and AND gates. The output of the circuit is a square wave signal (波形) with a peak-to-peak voltage of 40mV. The circuit is powered by VCC and E1. A detailed view of the AN3592K/AN3592S chip is shown, highlighting its internal structure and pin connections. Waveforms are provided for the clock signal (200mV p-p) and the output signal (40mV p-p).

- $V_{APC}: E_1 = 5V$, Pin⑤入力, 20mV_{P.P.}においてSTATUSが“L”であること。
- $V_{CTL-D}: 0 \leq E_1 \leq 0.7V$ にてK出力が“H”であること
- $V_{CTL-F}: 2.0 \leq E_1 \leq 3.5V$ にてK出力が“L”であること

路例／Application Circuit

AN3592K, AN3592S

1/2H Jump Output

VCC

2.2kΩ

8.86MHz Tuned coil

47µ

4.43MHz Input

0.01µF

0.01µF

0.01µF

Chroma Input

0.0033µF

12kΩ

1µF

Video Input

100kΩ

10µF

7.8kHz Tuned coil

1µF

10µF

0.01µF

Chroma Output

Mode CTL

910Ω

0.01µF

33µH

27pF

22pF

APC Error Input